



Neu auf der Electronica: SEmulation – Der Turbo für FPGA-Design

Schneller und sicherer zum „Working Silicon“

Durch realitätsnahe Überprüfung der programmierten Funktionen direkt in der Zielhardware können FPGA-Entwickler die Entwicklungsqualität steigern, Nacharbeiten vermeiden und den Entwicklungszyklus verkürzen.

Das Prinzip: Simulation und Emulation in einem Schritt

Simulation und vollständige Funktionsprüfung des fertigen Siliziums finden in einer einheitlichen Testumgebung statt. Nach der Erstsimulation werden funktionsgeprüfte Makros nach und nach in die Zielhardware ausgelagert.

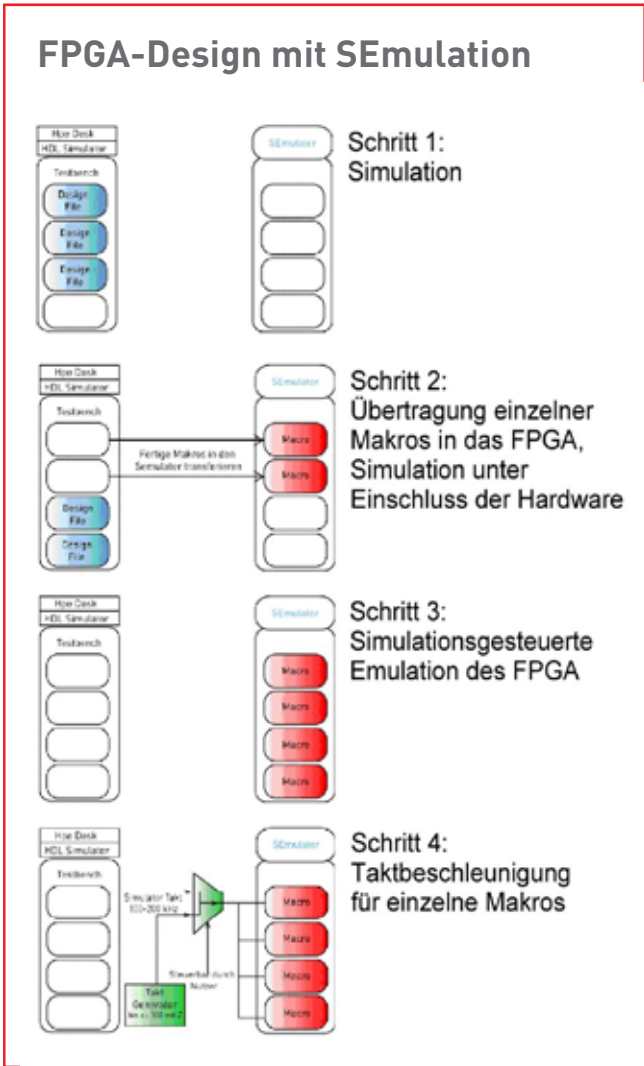
Weitere Simulationsschritte integrieren die Emulation der ausgelagerten Makros.

Nach Übertragung aller Makros in das FPGA findet eine simulatorgesteuerte Hardware-Emulation statt.

Das ist SEmulation.

Überzeugen Sie sich selbst!

ALTERA und MENTOR als führende Hersteller von FPGA bzw. Entwicklungstools haben den Vorteil der neuen Methode erkannt und empfehlen SEmulator ihren Kunden.



**GEresearch SEmulator ist zu sehen bei
ALTERA (Halle A6, Stand A49) und MENTOR (Halle A1, Stand 331)**

Vortragsreihe auf der Electronica: SEmulation – Der Turbo für FPGA-Design

SEmulation: Die neue Methode der FPGA-Entwicklung

SEmulation kann auch in Ihrem Unternehmen Entwicklungskosten senken und die Time to Market verkürzen.

- Beim Arbeiten mit der gewohnten Entwicklungsumgebung verkürzt sich die Simulationsdauer und damit die gesamte Entwicklungszeit.
- Fehler und Unsicherheiten durch Unterschiede zwischen Simulationsumgebung und Zielhardware werden ausgeschlossen.
- Die treffsichere Entwicklung führt zu einem funktionsfähigen „First Silicon“ und damit zur Senkung der Entwicklungskosten.
- Der Aufwand bei kleineren Modifikationen bestehender Systeme wird dramatisch reduziert. Das senkt nicht nur die Kosten, sondern führt zu erhöhter Reaktionsfähigkeit auf Marktbedürfnisse.
- Dank geringer Investitionskosten kann SEmulation von allen Unternehmen eingesetzt werden.

Erfahren Sie alles über Prinzip,
Nutzen und vorteilhafte Anwendung
von SEmulation!

Wie: In Fachvorträgen unserer
FPGA-Entwicklungsexperten

Wann: Täglich vom
15. – 17. November

Wo: In Raum A21
(Halle A2 1.OG S-W Seite)

10.00 Uhr: Mentor Graphics
First Silicon Success
Starts Here

11.00 Uhr: Gleichmann Research
SEmulation

12.00 Uhr: ALTERA
New Products

14.00 Uhr: Mentor Graphics
First Silicon Success
Starts Here

15.00 Uhr: Gleichmann Research
SEmulation

16.00 Uhr: ALTERA
New Products

(max. ½ Stunde pro Vortrag, viel Zeit für Fragen
und zur Diskussion, Getränke frei)